

図である。

第1図に示すように、かかる半導体装置は半導体基板（図基省略）上に構成上不可欠なパターン、例えば配線パターン11とこの配線パターン11間もしくはこれら配線パターン11以外の所に形成されるダミーパターン12とを有する。

かかるダミーパターン12を形成することにより、かかる半導体基板をホトエッチングあるいはケミカルエッチングなど種々の作業を行う際に基板上の高さがいずれの個所においてもほぼ同一となるためエッチングの均一化を図ることが可能になる。

第2図は本発明の第二の実施例を示すパターンの概略図である。

第2図に示すように、前記第一の実施例に比べ、配線パターン21は同様であるが、ダミーパターン22をより細かに分割することにより半導体チップ内の密度分布をさらに均一化したものである。また、ダミーパターン22を形成することによってゴミなどによるパターンショートの問題が

発生するのを抑制している。

〔発明の効果〕

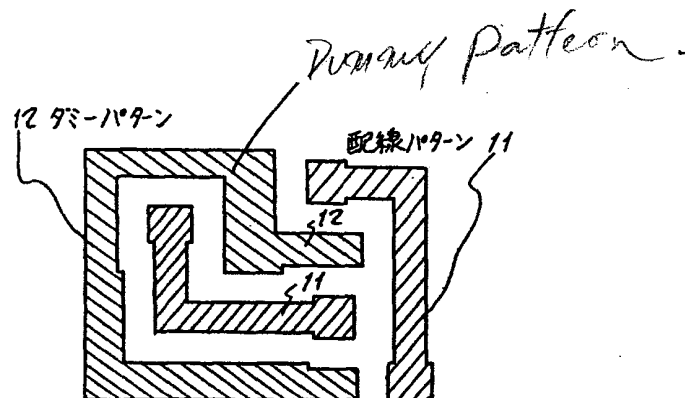
以上説明したように、本発明は半導体装置を構成する上で不可欠なパターンとは別にダミーのパターンを形成することにより、半導体チップ内のパターン密度を均一化し、各種のエッチング精度を向上させることができる効果がある。

図面の簡単な説明

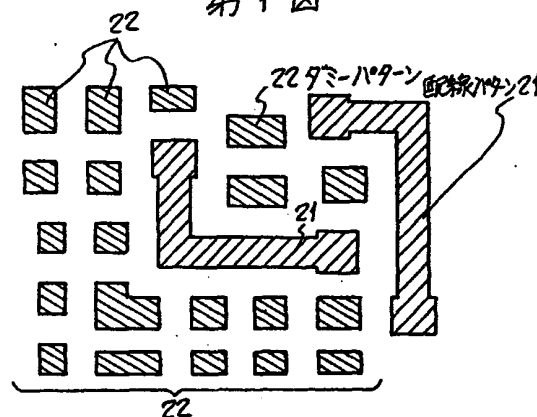
第1図は本発明の第一の実施例を説明するための半導体装置における基板上パターンの概略平面図、第2図は本発明の第二の実施例を説明するための同様のパターンの概略平面図である。

11、21…配線パターン、12、22…ダミーパターン。

代理人 弁理士 内 原 晋



第1図



第2図